1. Describir la lógica de la bandera **overflow**. Considerar dos situaciones:

* Suma
* Resta

1. Indicar los valores de las banderas **overflow** y **carry** para los siguientes casos:
   1. 0011 + 1101
   2. 1001 – 0100
2. Describir el formato estándar de punto flotante normalizado IEEE 754 de 32 bits, incluyendo formato de la mantisa, formato del exponente, rango del exponente, rango numérico, representaciones especiales.
3. El siguiente circuito es de uso corriente en circuitos combinatorios y secuenciales más complejos. Describir el comportamiento y explicar para qué sirve. Escribir la tabla de verdad que lo describe.
4. Dibujar la estructura de la máquina IAS. Identificar y explicar cada uno de los bloques que la componen.
5. Flags:
   1. Overflow: El resultado no es matemáticamente correcto cuando lo interpretamos como Ca2. Puede identificarse mirando el bit más significativo de las partes de la operación:
      1. **SUMA:** 
         1. Si positivo + positivo da negativo
         2. Si negativo + negativo da positivo
      2. **RESTA:**
         1. Si negativo – positivo da positivo
         2. Si positivo – negativo da negativo
   2. Zero: cuando el resultado da cero.
   3. Negative: cuando el bit más significativo da 1.
   4. Carry: Cuando hay un acarreo en el bit más significativo – el resultado no es matemáticamente correcto cuando lo interpretamos como BSS.
   5. 0011 + 1101 = 0000 -> Flags: Z = 1; N = 0; C = 1; V = 0
   6. 1001 – 0100 = 0101 -> Flags: Z = 0; N = 0; C = 0; V = V
6. IEE754

32 bits:

* 1 de signo
* 23 de mantisa en BCS, fraccionaria, normalizada en 1.xxxx
* 8 de exponente en Ex2

Excepciones:

* Exponente = 0
  + Mantisa != 0 => número desnormalizado
  + Mantisa = 0 => +0 o -0 dependiendo del bit de signo
* Exponente 0 < exp < 255 (11111111) => números normalizados
* Exponente = 255 (11111111)
  + Mantisa = 0 => +infinito o –infinito dependiendo del bit de signo
  + Mantisa != 0 => NaN

Rango numérico:

Podría decirse que el rango de IEEE754 es +infinito a – infinito, pero si queremos rango excepto esos:

Número positivo más alto: 0 11111111111111111111111 11111110

Número positivo más bajo: 0 11111111111111111111111 01111110

Número negativo más alto: 1 11111111111111111111111 01111110

Número negativo más bajo: 1 11111111111111111111111 11111110

Circuitos:

SR -> dos entradas, dos saludas: un valor “conservado” y su opuesto. Tiene una situación prohibida (S: 1 y R: 1)

T -> Toggle, 1 entrada y 1 salida que es ~E

JK -> Como SR pero el 1 – 1 no está prohibido y toma el valor opuesto al anterior

D -> 1 entrada, 2 salidas – D de “delay”. Es como un SR pero la entrada que seria R es en realidad not S, asi nunca da error.

